# Zad. 1 Synteza układu asynchronicznego (6 pkt)

|  |
| --- |
| Rys. 1 Tabele prawdy dla wejść sterujących przerzutników RS    *(wstaw obraz tabel prawdy dla projektowanego układu)* |
| Rys. 2 Schemat blokowy układu asynchronicznego    *(wstaw obrazy/screenshoty schematu układu z aplikacji Multisim)* |
| Rys. 3 Przebiegi czasowe układu asynchronicznego    W układzie występują 3 pętle. Oznaczyłem je na grafie kolejno:   * Zielony - pętla przejść między 00 a 10 dla wartości 10 * Niebieski - pętla przejść między 00 a 10 dla wartości 01 * Czerwony - pętla przejść między 11 a 01 dla wartości 11   Stany w tych przejściach będą się stale wymieniać w nieskończoność.  *(wstaw obraz/screenshot z aplikacji Multisim przedstawiający przebiegi czasowe układu)* |